

図3 テンプレートのマッチング

演算量を減らすために繰り返しの回数は 25 回に限定している。また、 Δq が予め決めた値以下に収束し、初期のテンプレートからの状態パラメータの差が一定以下であれば、ひとを検出したとして、有効な状態パラメータを保持する。

テンプレートの状態を示すパラメータのうち、中心座標 (X, Y) は前述した処理で決定され、角度 (θ) については 0 (ゼロ) を初期値として設定している。しかし、スケール (S) については、カメラと対象者との距離により大きく変化するため、画像中のひとの大きさを予測した適切な値を設定しておく必要がある。本開発ではドア付近など対象者の出現する環境に合わせたパラメータを求めて設定した。

テンプレートのマッチングの様子を図 3 に示す。図中の実線が想定しているテンプレート、矢印の位置がテンプレートを構成する点、矢印の方向がテンプレートの法線方向で輪郭を検索する範囲を示している。また、○印は輪郭を検索した結果、得られたマッチング処理の対象となる点である。なお、本図においては、テンプレートを構成する点の数を抜粋して示している。

これらの処理によりテンプレートを適合した画像例を図 4 に示す。図には画像とともに処理の結果適用されたテンプレートの

描画した。これらの画像から完全なシルエットが得られていない場合でも、ひとの追跡処理が可能であることがわかる。

3. FPGA への実装とマイコンでの処理

3.1 動き検出の FPGA への実装

動き検出処理は、画像中のすべての画素を対象とした処理となるため、画素値の単純な変換処理においても 15 万回 (320×240 画素の読み出しと書き込み) を超えるメモリアクセスが必要となる。一方、処理の手順は決まっており、各画素での繰り返し処理となる。このような処理はハードウェア化が比較的容易でかつ大幅な高速化が期待できる。

本開発では、平成 12 年度に当試験場で開発した小型イメージセンサモジュールを利用して、動き検出部分を FPGA 上に実装した。このモジュールは CMOS タイプの撮像デバイスと FPGA を 1 枚の基板に搭載して、画像の入力部と処理部を一体化させたものである。撮像デバイスからの画像データはバッファ等の遅延を伴わずに直接 FPGA へと送られるため、高速な応答が得られる。利用したモジュールの外観を図 5 に、また仕様を表 1 に示す²⁻⁴⁾。

本開発で FPGA に実装した処理機能は以下の 6 つである。

- (a) モノクロ画像化
- (b) 5×5 画素による平滑化
- (c) フレーム間差分演算
- (d) 3×3 画素による平均値および分散値演算
- (e) 重心の算出

処理はモノクロ画像を対象としており、使用したモジュールでは得られたカラー画像をモノクロ化して利用する。

これらの処理はパイプライン接続されており、処理の中間結果は各処理機能内部に設けたライン・バッファに保持する方法を採った。ライン・バッファは FPGA 内部のメモリ・ブロックを利用した。外部メモリを介さない処理により、メモ



図4 ひと検出・追跡の様子

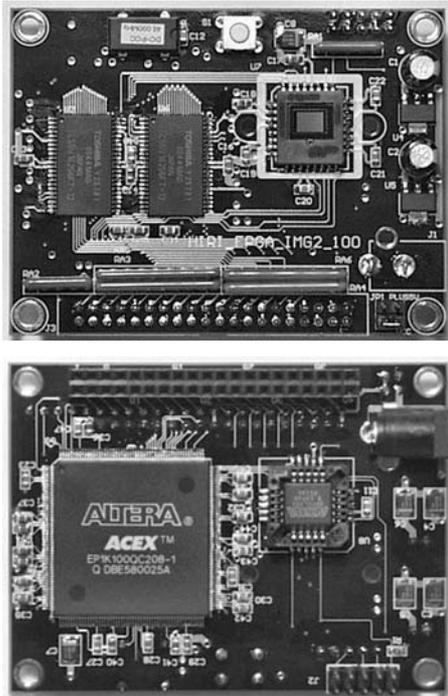


図5 イメージセンサモジュール

リ・アクセスの競合に起因する速度低下が発生せず、高速な処理が可能となった。なお、前述したフレーム間差分における除算は、画素値を LOG 変換した値の差を取る処理で代用し、高速化を図った。

利用した FPGA は、複数のロジック・エレメント (LE) と呼ばれる小規模の回路とエンベデッド・アレイ・ブロック (EAB) と呼ばれるメモリから構成されている。EAB は 4kbit の容量があり、ワード数と bit 数を自由に設定できる。ライン・バッファとしては 512 ワード × 8 bit のメモリとして使用した。EAB はライン・バッファとして利用しているほか、LOG 変換用テーブルとして利用した。

表1 イメージセンサモジュールの仕様

使用 FPGA	ACEX1K100QC208-1 (ALTERA) 100K ゲート相当
動作クロック	48MHz (FPGA)
撮像デバイス	HDCS-2020 (Agilent Technologies) 640 × 480 × 10bit (RGB カラー)
フレームレート	15 画面 / 秒 (VGA モード) 30 画面 / 秒 (QVGA モード)
搭載メモリ	4Mbit SRAM (256K × 16bit) × 2 アクセスタイム 12nsec
基板サイズ	78.7 × 59.7mm

表2 FPGA の使用リソース

	使用数 / 全リソース
LE 数	3400 / 4,992
EAB 数	8 / 12

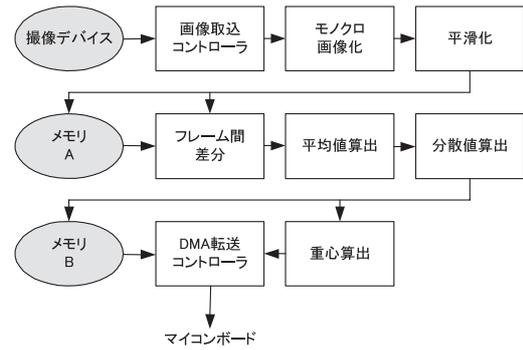


図6 FPGA における処理ブロック図

表2に本開発で利用した FPGA のリソースの使用状況を示す。また、FPGA 内部の処理ブロック図を図7に示す。

搭載した各処理機能は共通した以下のインターフェースを持つことで、機能の組合せや変更を容易とした。

- ・イメージデータ (8 bit)
- ・有効信号 (1 bit)
- ・ライン終了信号 (1 bit)
- ・フレーム終了信号 (1 bit)

なお、FPGA の開発言語として、VHDL を使用した。

3.2 ひと検出処理のマイコンへの実装

FPGA を利用することで処理の高速化を図ることができ、一方、マイコンを組み合わせることでネットワークへの接続など新たな機能の追加が容易なシステムとすることができる。

本開発では、画素の検索など非連続的なメモリのアクセスが発生するひと検出処理に関してマイコンへ実装した。このような処理のハードウェア化はソフトウェアでの開発に比較して効率が低く、また拡張性を考慮した場合、マイコンを利用した方が有利である。

使用したマイコンは SH3DSP で、市販のボードを利用した。利用したボードの仕様を表3に、イメージセンサモジュールと組み合わせた外観を図7に示す。

処理量は 2.3 項で述べたように 25 点のテンプレートの 25 回の収束計算となっており、使用したマイコンではフレームレート (毎秒 30 フレーム) で十分に処理できる内容となっている。

動き検出処理を行う FPGA とのインターフェースは、マイコン側に搭載されている DMA (Direct Memory Access) 機能を用いており、処理結果を直接マイコンボード側のメモリへ書き込む方法を採用した。これによりマイコンの負荷を低減し、かつメモリアccessの競合を避けて、FPGA とマイコンの並列処理が可能となった。なお、マイコンの開発言語は C 言語を使用した。

表3 マイコンボードの仕様

C P U	SH3DSP (SH7727)
動作クロック	98 MHz (CPU) 45 MHz (メモリ) 24 MHz (周辺)
メモリ	Flash ROM (128 KB) EEPROM (16 MB) SDRAM (64 MB)
インターフェース	LAN: 100BASE-T USB など
基板サイズ	122 × 195 mm

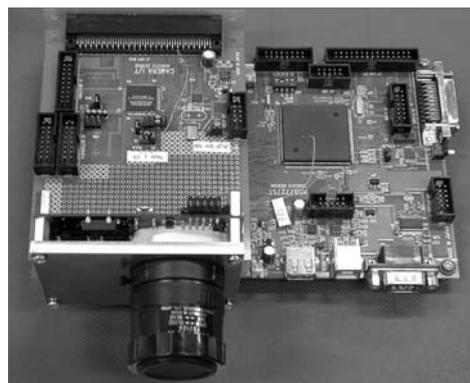


図7 試作したセンサ

4. まとめ

本開発では、住宅内の緊急通報向けセンサとして動きを検出し、ひとを検出して、追跡する処理機能を搭載したFPGA・マイコン混載センサを開発した。FPGAを利用することで高速な処理ができる一方、マイコンと組み合わせることで、拡張性を有したセンサとすることができた。

このようなセンサは室内で24時間対象者の振るまいを見守るセンサとして、実環境でのロバスト性が求められる。また、一般の家庭に設置されるためには十分な小型化と低コスト化が必須である。

今後もこれらの点を考慮した検討をすすめ、実用化に向けたセンサ開発を進めていく。また得られた技術は、企業への技術支援に活用していく予定である。

引用文献

- 1) 堤 大祐, 喜多泰代: 変形拘束付き deformable model による牛のトラッキング, 第58回パターン計測部会研究会 pp.7-12
- 2) 大村 功ほか: FPGAを用いたイメージセンサの開発, 情報処理北海道シンポジウム2002 pp.19-20, (2002)
- 3) ACEX1K Programmable Logic Family Data Sheet, ALTERA (2001)
- 4) Product Technical Specification HDCS-2020/1020, Agilent Technologies, (2000)